



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10079124 A**(43) Date of publication of application: **24.03.98**

(51) Int. Cl.
G11B 7/00
G11B 19/247
H03L 7/095

(21) Application number: **08234015**(22) Date of filing: **04.09.96**(71) Applicant: **MATSUSHITA ELECTRIC IND CO LTD**

(72) Inventor:
KUMON YUJI
FURUMIYA SHIGERU
KAMIOKA YUICHI

(54) **OPTICAL DISK DEVICE**

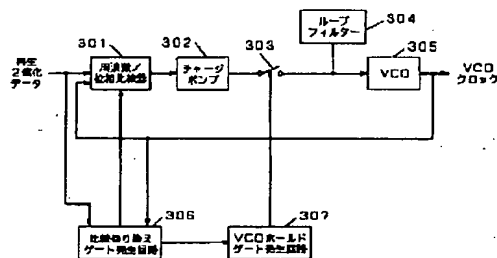
(57) Abstract:

PROBLEM TO BE SOLVED: To realize stable data reproduction regardless of the data transfer rate, by switching frequency comparison operation and phase comparison operation in the case where the data transfer rate corresponding to the rotation of a motor becomes higher than a reference rate.

SOLUTION: A frequency/phase comparator 301 detects a frequency error from an edge of reproduced binary data, or a frequency error from a clock generated by dividing the frequency of a voltage-controlled oscillator VCO clock, and converts the detected frequency error into a voltage by a charge pump 302. A VCO 305 changes a generated frequency together with a voltage of a loop filter 304. On the other hand, when the data transfer rate corresponding to the rotation of a motor becomes higher than a reference rate, a comparison switching gate generating circuit 306 generates a switching gate and causes the frequency/phase comparator 301 to carry out frequency comparison operation. When a PLL is locked, phase comparison operation is carried out. When the PLL is not locked, an analog switch 303 is held

through a VCO hold gate generating circuit 307. Thus, data are reproduced regardless of the data transfer rate.

COPYRIGHT: (C)1998,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-79124

(43) 公開日 平成10年(1998) 3月24日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 1 1 B 7/00		9464-5D	G 1 1 B 7/00	T
		9464-5D		G
	19/247		19/247	R
H 0 3 L 7/095			H 0 3 L 7/08	B

審査請求 未請求 請求項の数 8 O L (全 12 頁)

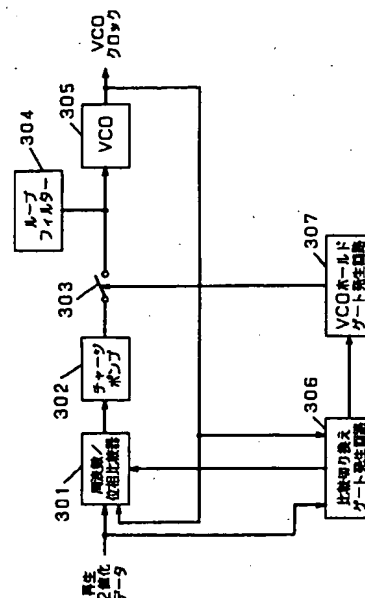
(21) 出願番号	特願平8-234015	(71) 出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22) 出願日	平成8年(1996) 9月4日	(72) 発明者	久門 裕二 大阪府門真市大字門真1006番地 松下電器産業株式会社内
		(72) 発明者	古宮 成 大阪府門真市大字門真1006番地 松下電器産業株式会社内
		(72) 発明者	上岡 優一 大阪府門真市大字門真1006番地 松下電器産業株式会社内
		(74) 代理人	弁理士 滝本 智之 (外1名)

(54) 【発明の名称】 光ディスク装置

(57) 【要約】

【課題】 単一パターンにより構成されたVFO領域を有するZCLVまたはCLV再生の光ディスクにおいて、モーターの制定遅延等に起因するデータ転送レート変動に対応してデータ再生する光ディスク装置を提供することを目的とする。

【解決手段】 2値化された再生データとVCO 305との位相誤差あるいは周波数誤差を検出する周波数/位相比較器301において、光ディスクのアドレスVFO領域の一部で周波数比較を行う。周波数比較中に、PLLのロック状態を検出し、ロックの状況に応じて、周波数/位相比較器b1を位相比較に切り換えるか、あるいはVCOの入力電圧をホールドするかを選択することにより可変転送レートにてデータ再生を行う。さらには、ディスクモーターの回転状況に応じて、上記の選択を行うように制御する。



【特許請求の範囲】

【請求項1】 予め凹凸によって記録されたアドレスと、凹凸もしくは反射光量に差異が現れるように記録されたデータとを有し、さらに前記アドレスおよびデータの一部に、特定単一パターンで記録された領域を有する光ディスクを再生する光学的手段と、信号処理手段とを備え、

前記信号処理手段には、前記光ディスクから再生されるデータと同期したクロックを発生する位相同期回路を備え、前記位相同期回路には前記クロックの発振状態を保持するホールド手段と、前記データと前記クロックとの位相誤差あるいは周波数誤差を検出する誤差検出手段と、前記特定パターンを検出するパターン検出手段と、前記光ディスクから再生されるデータと前記クロックとの同期を検出する同期検出手段とをさらに備えたことを特徴とする光ディスク装置。

【請求項2】 前記同期検出手段が検出する検出状態に応じて、前記誤差検出手段および前記ホールド手段の制御方法を切り換えることを特徴とする請求項1記載の光ディスク装置。

【請求項3】 予め凹凸によって記録されたアドレスと、凹凸もしくは反射光量に差異が現れるように記録されたデータとを有し、さらに前記アドレスおよびデータの一部に、特定単一パターンで記録された領域を有する光ディスクを再生する光学的手段と、信号処理手段とを備え、

前記信号処理手段には、前記光ディスクから再生されるデータと同期したクロックを発生する位相同期回路を備え、前記位相同期回路には前記クロックの発振状態を保持するホールド手段と、前記データと前記クロックとの位相誤差あるいは周波数誤差を検出する誤差検出手段と、前記特定単一パターンを検出するパターン検出手段と、前記光ディスクから再生されるデータと前記クロックとの同期状態を検出する同期検出手段と、ディスクモーターの回転状態を検出する回転状態検出手段とをさらに備えたことを特徴とする光ディスク装置。

【請求項4】 前記回転状態検出手段により認識された回転状態、および前記同期検出手段が検出した検出状態に応じて、前記誤差検出手段の比較対象と制御方法、さらに前記ホールド手段の制御方法を切り換えることを特徴とする請求項3記載の光ディスク装置。

【請求項5】 前記光ディスクからの光量変化による再生信号の包絡線を検出する包絡線検出手段と、前記凹凸により生じる信号の有無ならびに連続性を識別する識別手段を有することを特徴とする請求項1または3記載の光ディスク装置。

【請求項6】 書き換え可能な領域を含んだ第1の領域と、予め記録された凹凸によってのみ構成する書き換え不能な第2の領域とを有する光ディスクを再生する装置であって、前記第1の領域と前記第2の領域とを判別す

る手段を有する請求項5記載の光ディスク装置。

【請求項7】 再生信号に含まれるデータの最大パターンを検出する最大値検出手段と、前記最大値の絶対時間を計測する第1の計測手段と前記位相同期回路が発生する前記クロックを前記最大パターンと同等の長さに分周して絶対時間を計測する第2の計測手段と、前記第1の計測手段と前記第2の計測手段との結果を比較する比較手段をさらに備えたことを特徴とする請求項1または3記載の光ディスク装置。

【請求項8】 前記光ディスクのうち、書き換え可能な領域を含んだ第1の領域と、予め記録された凹凸によってのみ構成する第2の領域とで、前記位相同期回路の制御を切り換えることを特徴とする請求項7記載の光ディスク装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は光ディスク装置に関するもので、特に、ZCLVまたはCLV再生の光ディスクを再生する光ディスク装置に関するものである。

【0002】

【従来の技術】 CLV方式で再生する光ディスクにおいては、アクセス時間短縮のために、データの転送レートに相当するディスク回転数に、ディスクモーターが制限する前からPLLを同期させ、データの再生を始める、いわゆるジッターフリー再生を行っている。

【0003】 ジッターフリー再生の方法として、位相比較器と位相比較器の位相誤差出力を電圧（電流）に変換するチャージポンプを含んだ位相比較のデータPLLに加え、PLLの引き込み範囲を拡大するため、データ中の最大エッジ間隔の幅を検出し、周波数比較を行う周波数比較器と周波数誤差を電圧（電流）に変換し、位相比較のデータPLLに加えるようにして、PLLの引き込み範囲を拡大および疑似ロックを防止するような方法が用いられている（データ検出装置：特開平7-26849号公報、および特開平7-238115号公報）。図14にこの従来例を示す。

【0004】 再生データを位相比較器1401で電圧制御発振器（VCO）1405の出力クロックと比較し、それらのエッジの位相誤差をチャージポンプ1402で誤差電圧として電圧に変換し、その誤差電圧に応じてVCOをコントロールする通常の位相比較データPLLループを構成している。これに加え、シーク後等のディスクモーター回転数とデータ転送レートの不一致時における引き込み範囲の拡大と、疑似ロックを防止するため、周波数比較ループを構成する。再生データ中に含まれるデータの最大間隔の幅（例えばDVDではフレームマークの14T、Tは1チャンネルクロック周期）を1406で検出し、その幅をカウンタ1407で固定クロックによってカウントする。また、VCO1405の出力クロックを再生データの最大間隔と同じだけ分周（DVDの

10

20

30

40

50

14 T検出を行う場合は14分周)し、その分周幅をカウンタ1409で固定クロックによりカウントする。これらのカウンタ1407のカウント値mとカウンタ1409のカウント値nとの絶対値を比較し、その差(周波数誤差)をチャージポンプ1411によって誤差電圧値に変換する。この差がゼロになるようにVCO1405を制御することにより、ディスクモーターの回転に応じた転送レートに、VCOクロックが追従するようになり、ジッターフリーのデータ再生を可能としている。

【0005】

【発明が解決しようとする課題】CLV(またはZCLV)再生の書き換え型光ディスクにおいては、ブランクセクタ、アドレス部とデータ部のギャップ、ミラー領域等がディスク上に存在し、無信号になる区間が随所に現れる。従って、上記の方式では、無信号部をデータ間隔の最大幅として誤検出するため、周波数比較が誤動作を起こし、PLLがロックしなくなるという問題が生じる。

【0006】

【課題を解決するための手段】上記のような課題を解決するため、本発明による光ディスク装置は、予め凹凸によって記録されたアドレスと、凹凸もしくは反射光量に差異が現れるように記録されたデータとを有し、さらに前記アドレスおよびデータの一部に、特定単一パターンで記録された領域を有する光ディスクを再生する光学的手段と、信号処理手段とを備え、前記信号処理手段には、前記光ディスクから再生されるデータと同期したクロックを発生する位相同期回路を備え、前記位相同期回路には前記クロックの発振状態を保持するホールド手段と、前記データと前記クロックとの位相誤差あるいは周波数誤差を検出する誤差検出手段と、前記特定パターンを検出するパターン検出手段と、前記光ディスクから再生されるデータと前記クロックとの同期を検出する同期検出手段とをさらに備える構成である。

【0007】さらに、前記同期検出手段の検出状態に応じて、前記誤差検出手段と前記ホールド手段の制御を切り換えるようにしている。

【0008】また、ディスクモーターの回転状態を検出する回転状態検出手段をさらに備えるような構成である。

【0009】さらに、前記回転状態検出手段により認識された回転状態、および前記同期検出手段が検出した検出状況に応じて、前記誤差検出手段の制御対象と制御方法、さらにホールド手段の制御方法を切り換えるようにしている。

【0010】また、前記光ディスクからの光量変化による再生信号の包絡線を検出する包絡線検出手段と、前記凹凸により生じる信号の有無ならびに連続性を識別する識別手段とをさらに備えた構成である。

【0011】前記光ディスクのうち、書き換え可能な領

域を含んだ第1の領域と、予め記録された凹凸によってのみ構成する書き換え不能な第2の領域とを判別する手段を有する。

【0012】また、再生信号に含まれるデータの最大パターンを検出する最大値検出手段と、前記最大値の絶対時間を計測する第1の計測手段と前記位相同期回路が発生する前記クロックを前記最大パターンに同等の長さに分周して絶対時間を計測する第2の計測手段と、前記第1の計測手段と前記第2の計測手段との結果を比較する比較手段をさらに備えた構成である。

【0013】さらに、前記光ディスクのうち、書き換え可能な領域を有する第1の領域と、予め記録された凹凸によってのみ構成される第2の領域とで、前記位相同期回路の制御を切り換えるようにしている。

【0014】

【発明の実施の形態】図1に、書き換え型光ディスク(以降、RAMディスクと記す)のアドレスおよびデータのフォーマットの一例として、DVD-RAMのセクタフォーマットを簡略化して示す。図1において、101は予め凹凸等によってセクタのアドレス情報が記録されたヘッダ領域であり、102、105は単一パターンが記録されているVFO1、VFO2、103はヘッダ領域および後にセクタアドレスが続くことを示すアドレスマーク(AM)、104、106、107、108は、セクタのアドレスおよびアドレスのエラー検出符号が記録されたID1、ID2、ID3、ID4である。また、109はミラー領域であり、凹凸も溝もない領域であって、この領域が光ディスクからの戻り光量が最大となる。110~113は記録領域であり、110はレーザーパワーの学習等に使用するギャップ、111は単一パターンが記録されるガードおよびVFO3、112はユーザーデータが記録されるデータ領域、113はガードと回転オフセット等による記録データの伸縮を吸収するバッファ領域である。未記録の場合では、110~113の記録領域にデータはなく、無信号状態となっている。ここで、VFO1、VFO2およびVFO3は、後に続くアドレスデータおよびユーザーデータに入る前に確実にPLLをロックしておくために設けられており、VFO1は36バイト(1バイト=8ビット=16チャンネルビット)長、VFO2は8バイト長で、4Tの連続パターンが予め記録されている。また、VFO3(ガードも含む)は、ユーザーデータが記録されている場合のみ存在し、50バイト長で、4Tの単一パターンが記録される。

【0015】図2は、本発明の第1の実施例に係る光ディスク装置の信号再生系の構成図である。図2において、201は図1に示したフォーマットの光ディスク、202はレーザーおよび収束レンズ等の光学的光照射手段とフォーカスおよびトラッキングアクチュエータ等の駆動手段とを含んだ光ヘッド、203は光ディスク20

1を回転させる可変速のディスクモーター、204は再生RF信号とフォーカス誤差信号、トラッキング誤差信号等を生成するプリアンプ、205は光ヘッド202とディスクモーター203とを制御するサーボコントローラ、206は再生RF信号の雑音除去および波形等化を行うフィルター回路、207は再生RF信号を2値化するデータ2値化回路、208は2値化された再生データに同期したクロックを発生するPLL(位相同期ループ)回路、209はデータを復調する復調回路、210はバースト等による再生データのエラーを訂正するエラー訂正回路、211は装置を制御するCPUである。

【0016】図3に、本発明の第1の実施例に係る、ZCLV(またはCLV)再生のRAMディスクのジッターフリー再生を実現するPLL208を構成するブロック図を示し、以下に詳細に説明する。

【0017】図3において、301は再生2値化データのエッジとVCOクロックのエッジとの位相誤差あるいは、再生2値化データとVCOクロックを分周したクロックとの周波数誤差を検出する周波数/位相比較器、302は周波数/位相比較器301から出力された位相誤差および周波数誤差を電圧(または電流)に変換するチャージポンプ、303はチャージポンプ302とVCO305の接続を開閉するアナログスイッチ、304はチャージポンプ302の出力を平滑化し、ループの特性を決定するループフィルター、305はチャージポンプ302とループフィルター304により発生した電圧に応じて発振周波数が変化する電圧制御発振器(VCO)、306は周波数/位相比較器301の周波数比較動作、位相比較動作を切り換えるゲート(比較切り換えゲート)を発生する比較切り換えゲート発生回路、307はアナログスイッチ303を開閉するゲート(VCOホールドゲート)を発生するVCOホールドゲート発生回路である。

【0018】本発明では、基準のデータ転送レート(あるいは基準クロック)と、モーターの回転に応じたデータの転送レートが大きく異なる場合に、ヘッダ部のVFO1の一部で周波数/位相比較器301を周波数比較として動作させ、PLLがロックすれば位相比較に、ロックしなければチャージポンプ出力をホールドするように切り換えることで、データ転送レートが異なる時にもPLLの疑似ロックを防止して、データ転送レートに依らずデータ再生を行える(ジッターフリー再生)ようにするものである。

【0019】次に、図3に従って、本発明の第1の実施例に係る光ディスク装置のPLL動作について詳細に説明する。

【0020】比較切り換えゲート発生回路306で、ヘッダ領域のVFO1の一部でゲートを発生して、周波数/位相比較器を周波数比較動作にする。このタイミング図を図4に示す。また、比較切り換えゲートは、Hi

hレベルで周波数比較、Lowレベルで位相比較を行い、VCOホールドゲートは、Highレベルでスイッチb3をOFFしてVCOをホールド、Lowレベルでスイッチb3をONして通常ループ動作を行うものである。

【0021】図4で、(a)は周波数比較中にPLLがロックしなかった場合、(b)は周波数比較中にPLLがロックした場合のゲートタイミングを示す。

【0022】VFO1の先頭からデータ2値化回路207で、2値化のスライスレベルが十分引き込めるだけの期間401の間遅延させて、比較切り換えゲートをHighにし、周波数比較区間402の区間で、4T単一の連続データとVCOクロックを4分周したクロックとを周波数/位相比較器301で周波数比較する。ここで、VCOクロックは、4Tの再生データと周波数比較するために4分周している。その周波数比較をすると同時に、VCOホールドゲートをLowにし、VCOのホールドを解除して、PLLのループ動作を開始する。周波数比較区間402または403は、PLLがロックしたか否かによって変動する。例えば、周波数比較を開始してから、2値化データのエッジが固定値N(Nは整数)周波数比較器に入力された時点でPLLがロックしていなければ、直ちに周波数比較を中断し、同時にVCOをホールドする。これは、周波数比較中に再生データに4T以外のパターンが入力されるとロックが外れてしまうので、これを回避するためである。

【0023】また、図4(b)に示すように、周波数比較中に、PLLがロックしたことが検出されれば、そこで周波数比較を中断し、位相比較に切り換える。このときの周波数比較区間は403となる。この場合、VCOホールドゲートはLowに保持し、PLLのロック検出後は、位相比較でPLLのループを動作させることによって、ロックが外れることなく、次に続くアドレスの再生を行う。

【0024】次に、図3の各ブロックの内部について説明する。図5は、周波数/位相比較器301の基本的な回路構成の一例である。図5において、501、505、508、509はDフリップフロップ、502はT幅のディレイ回路、503、510はNAND回路、504はT/2幅のディレイ回路、506はVCOクロックを4分周する分周器、507は周波数比較と位相比較とを切り換えるスイッチである。

【0025】図5で、位相比較を行う場合は、Dフリップフロップ505と509がスイッチ507によって接続される。2値化データのエッジが入力された時、Dフリップフロップ501とディレイ回路502、NAND回路503でT幅のゲートを作り、Dフリップフロップ505によって、ゲートがアクティブのときのみ、VCOクロックと2値化データがT/2遅延したデータとの位相誤差をフリップフロップ508、509、NAND

回路510により比較、検出する。さらに、2値化データとVCOクロックとの位相の進み遅れをUPパルス、DOWNパルスとしてチャージポンプ302に送出する。

【0026】次に、周波数比較を行う場合は、分周器506とDフリップフロップ509とがスイッチ507で接続される。このときは、4Tの2値化データと、VCOクロックを4分周したクロックとの位相誤差（周波数誤差）が、Dフリップフロップ508、509、NAND回路510により検出され、その誤差はUPパルス、DOWNパルスとしてチャージポンプ302に送出する。

【0027】ここで、これらのUPパルス、DOWNパルスにより、チャージポンプ302の出力電圧が上昇あるいは下降して、VCO305入力をコントロールして出力周波数を上昇あるいは下降させる。

【0028】次に、比較切り換えゲート発生回路306の内部構成を図6に示す。601は2値化データのエッジをカウントするエッジカウンタで、データの再生動作をアクティブにするリードゲートがアクティブになってから、2値化データのエッジをN個カウントするまでHighレベルになる。なおこの回路は、フリップフロップとAND等の論理ゲート回路で簡単に構成できる。602は4T検出回路で、リードゲートがアクティブになってから、2値化データの間隔をVCOクロックでカウントして、4Tを検出し、4Tが連続してM個検出されれば出力をHighレベルにする回路である。これがHighレベルになれば、PLLがロックした状態となる。この信号は、リードゲートが閉じれば、クリアされる。さらに、これらのエッジカウンタ601と、4T検出回路602の信号の反転の論理積をとることにより、比較切り換えゲートとなる。即ち、比較切り換えゲートはリードゲートがアクティブになってから、再生2値化データがN個カウントされるか、PLLのロックが検出されるまで、Highレベルとなる。

【0029】次に、VCOホールドゲート発生回路の内部構成を図7に示す。エッジカウンタ701、4T検出回路702は、図6のものと同一である。ここでは、エッジカウンタ601の出力信号と、4T検出回路602の出力信号とのNORをとり、VCOホールドゲートとなる。即ち、リードゲートがアクティブで、周波数比較を行うと、PLLがロックして、位相比較を行う場合に、VCOのホールド解除となる。

【0030】ここまでは、ヘッダ領域における動作について記述してきたが、同様にして、記録領域においても、ガード/VFO3領域111の4T単一パターン領域で同様の制御を行うことによって、記録領域におけるジッタフリー再生も当然可能となる。

【0031】以上のように、4Tの単一パターンが記録された領域において、周波数比較を行い、その時にPL

Lがロックしたか否かによって、位相比較に切り換えてPLL制御を行うか、VCOをホールドするかを切り換えることによって、検索直後等のディスク回転が所定の回転数に収まっていない様な場合においても、ディスク再生、即ち、ジッタフリー再生を行うことができる。

【0032】図8は、本発明の第2の実施例に係る光ディスク装置の信号再生系の構成図である。図8の基本的な構成は図2と同様であるので、説明は省略する。

【0033】なお、図8中で、ディスクモーター803からは、ディスクの回転数に応じた回転同期信号が出力される。

【0034】次に、PLL回路308の内部を表すブロック図を図9に示し、以下に詳細に説明する。

【0035】基本構成は第1の実施例に示した図3と同様であるが、ディスクモーターの回転状態を検出する回転検出回路908と、スイッチ909、および、基準クロックを4分周する分周器が加わり、また、比較切り換えゲート906とVCOホールドゲート発生回路907の機能が図3の場合とは異なる。また、周波数/位相比較器901、チャージポンプ902、アナログスイッチ903、ループフィルター904、VCO905は、図3で説明したものと同様であるので、説明は省略する。

【0036】回転検出回路908は、例えば、モーター1回転中に現れる固定数のパルス（回転同期信号）の幅をカウントする事により、ZCLV再生時に、所定の回転数でモーターが回転しているかを検出し、回転数がある範囲以内に収まっていれば回転OK信号を出す回路である。スイッチ909は、周波数/位相比較器に入力されるデータを再生RF信号の2値化データにするか、あるいは標準の転送レートとほぼ合致した基準クロックを4分周したクロックにするかを切り換えるスイッチであり、リードゲートがアクティブの時は2値化データ側に、それ以外の時は4分周基準クロック側に切り換えるように比較切り換えゲート発生回路により制御される。

【0037】次に、この図9に示したPLLブロックの動作を説明する。まず、ディスクモーターの回転数が所定の回転数に収まっていないときは以下の制御となる。リードゲートがアクティブになれば、2値化データがN個入力されるか、あるいはPLLがロックしたことが検出されるまで周波数/位相比較器901が周波数比較を行うように比較切り換えゲート発生回路906により制御する。また、VCOホールドゲート発生回路907は、リードゲートが非アクティブの時と、上記の2値化データがN個入力される間に周波数比較中にPLLのロックを検出できなかった場合に、アナログスイッチ903の接続を切り離し、VCO905をホールドしてPLLのループを切断する。この時は、第1の実施例に示した制御と同様である。

【0038】次に、ディスクモーターの回転数が所定の回転数に達した場合は以下の制御となる。リードゲートが

非アクティブの時、スイッチ909により4分周基準クロックと周波数/位相比較器901とが接続され、周波数/位相比較器901が周波数比較をするように比較切り換えゲート発生回路906がゲート制御を行う。また、アナログスイッチ903は接続され、VCOクロックは、基準クロックと同周波数で発振する。リードゲートがアクティブになれば、スイッチ909を2値化データ側に、周波数/位相比較器901を位相比較に切り換え、2値化データとVCOクロックとを位相比較する。また、この時、アナログスイッチ903は接続されている。リードゲートがアクティブになる直前では、前述のようにVCOクロックは、基準クロックと同期しており、またディスクモーターの回転数も所定の回転数に収まっているため、2値化データの転送レートは基準クロックと殆ど一致している。従って、2値化データとVCOクロックとの比較を位相比較で開始しても、疑似ロックすることなくPLL制御を行うことができる。

【0039】また、このように、位相比較でPLLの引き込みを行うことにより、例えば、ディスク上の傷などによりVFOの4T単一パターンにエラーが生じている場合でも、周波数比較と比べてPLLのロックが外れにくくなる。即ち、モーターが所定の回転数に収まった後には、信号再生がより安定に行えるようになる。

【0040】次に、以下に本発明の第3の実施例にかかる光ディスク装置について説明する。

【0041】図10にRAMディスクのコントロール領域（ROM領域）のフォーマットを示す。

【0042】このコントロール領域はディスクの情報等が記録されており、図10に示すように、フォーマットはRAM領域と同様であるが、すべて凹凸によりブリッフォーフォーマットされている点異なる。ヘッダ領域1001は、RAM領域のそれと同様で、アドレス情報が記録され、ミラー領域1002は2バイト長の無信号領域で、ディスクからの戻り光量が最大となる。データ領域1003には、ディスク情報等が記録されている。このデータ領域1003は、PAD1/PA4部（1004）、VFO3（1005）、データ（1006）、PAD2/PA5部（1007）から構成されている。ここで、PAD1はRAM領域のギャップ110およびガードと、PAD2はガード/バッファ113と同じ長さであり、FFhが変調されたデータが記録されている。VFO3（1005）は、4Tの単一パターンであり、PAD2/PA4部（1007）の次には直ちに次のセクタのヘッダ領域となる。

【0043】図11には、RAM領域とROM領域の再生信号を示す。図11において、（a）はRAM領域の信号、（b）はROM領域の信号である。

【0044】図11（a）に示すように、RAM領域にはヘッダ部1101およびミラー部1102は基準レベル（案内溝レベル）に対して、戻り光量が大きい方向

に、データ部1103では基準レベルに対して戻り光量が小さい方向に信号が現れる。これに対して（b）のROM領域では、ヘッダ部1104、ミラー部1105、データ部1106ともに、基準レベルに対して戻り光量が大きい方向に現れる。従って、基準レベルに対して上側のエンベロープ検出し、エンベロープの連続性を検出することによって、RAM領域とROM領域との判別をすることができる。

【0045】このRAM領域とROM領域との判別手段の構成の一例を図12に示す。再生信号をその振幅の上側を検波する検波回路1201を通して再生信号の上側エンベロープを検出する。このエンベロープ信号をコンパレータ1202で、案内溝レベルより戻り光量が大きい側に設定したスライスレベル1203によって2値化する。ここでコンパレータ1202出力では、RAM領域であればヘッダ領域1101とミラー領域1102の部分にのみ信号が検出されるような間欠信号として、ROM領域であれば常時信号が検出される連続信号として、それぞれ信号検出される。従って、このコンパレータ1202出力を一定間隔ごとにモニターし、間欠信号か連続信号かを判別回路1204で判別することにより、RAM領域かROM領域かを識別することが可能となる。

【0046】次に、このROM領域を再生する場合は、従来例に示した方法と同様な方法でPLL制御を行うことによりジッタフリー再生が可能となる。このとき、エッジ間隔の最大値はミラー領域の2バイト長であり、この検出には、最大値検出の周期を2セクタ長とし、VCOクロックを分周する分周比を2バイトに合わせることで、実現することができる。

【0047】また、14Tを最大値として周波数比較をするには、以下のようにすれば可能である。まず、最大値の検出周期を14Tパターンが必ず1個以上含まれる長さ以上に設定する。次に、ミラー領域の2バイトは14Tより長いパターンであるので、このミラー領域を最大値と誤検出しないように、最大値検出回路で最大値の検出値の蓄積を行う。この値の蓄積を2個以上行い、そのうちカウント値が14Tに近い方を正しい最大値として、VCOクロックを分周したもののカウント値と比較するようにする。こうすることにより、ミラー領域の誤検出を防止し、14Tの最大値検出による従来と同様な方法でジッタフリー再生を行うことが可能となる。

【0048】これらのRAM領域およびROM領域を再生するためのPLL回路の構成図を図13に示す。図13において、1301は周波数/位相比較器、1302はチャージポンプ、1303、1304はスイッチ、1305はループフィルター、1306はVCO、1307は再生データの最大パターンを検出し、その幅を計測する最大値検出回路、1308はVCOクロックを再生データの最大パターンと同等の周期になるように分周す

る分周器、1309は分周器1308によって分周されたクロックの周期を計測するクロック幅検出回路、1310は最大値検出回路1307により計測された再生データの最大パターンの幅とクロック幅検出回路1309により計測されたクロックの幅とを比較し、その誤差を検出する比較器、1311は比較器1310が検出する誤差に応じた電圧（または電流）を発生し、VCO1306の制御電圧を発生するチャージポンプ、1312は周波数／位相比較器1301を切り換えるゲートを発生する比較切り換えゲート発生回路、1313はスイッチ1303あるいは1304を開閉するゲートを発生するVCOホールドゲート発生回路である。

【0049】RAM領域を再生する場合は、スイッチ1304は常にオープンした状態とし、前記第1の実施例に示した方法で、周波数／位相比較器1301と、スイッチ1303を比較切り換えゲート1312およびVCOホールドゲート発生回路1313によって制御することで、ジッターフリー再生を行う。

【0050】ROM領域を再生する場合は、周波数／位相比較器は常時位相比較器として動作させ、またスイッチ1303、1304をONし、2値化データとVCOクロックの位相誤差によって生じるチャージポンプ1302出力と、データの最大パターン幅とクロックの分周幅を比較した誤差により生じるチャージポンプ1311出力とを加算して、VCO1306を制御するようにする。こうすることにより、疑似ロックが防止でき、PLLの引き込みが迅速になる。さらに、PLLのロックが検出されれば、スイッチ1304をオープンにして、2値化データとVCOクロックとの位相比較のみで安定してロックするようになる。

【0051】以上のように、RAMディスクにおいて、RAM領域とROM領域とを検出し、それぞれの領域に応じてPLLの周波数比較の方法を切り換えることによって、RAMディスク全面において再生データのジッターフリー再生を行うことが可能となる。

【0052】また、図13に示した構成に、第2の実施例に示したようにディスクモーターの回転状態を検出する回転検出回路908、分周器910、スイッチ909をさらに加えて、RAM領域では第2の実施例に示したような方法でPLL制御を行うような構成にしても、同様の効果が得られる。

【0053】なお、第1の実施例および第2の実施例においては、単一パターンを4Tに限定して述べたが、単一パターンが3T等、他のパターンであっても、VCOクロックおよび基準クロックの分周比をパターンと合わせることで、同様の効果が得られる。

【0054】

【発明の効果】以上の説明から明らかなように、本発明の光ディスク装置によれば、ZCLVおよびCLV再生の書き換え型光ディスクにおいて、ディスクモーターの

制定状況によらず、再生データからクロック成分を抽出して同期させ、疑似ロックすることなくPLLをロックしてデータの再生を行うことができる。

【0055】また、ディスクモーターの回転状況に応じて、処理を切り換えることで、さらに安定したデータ再生を行うことができる。

【0056】さらに、RAMディスクのRAM領域とROM領域とを識別し、それぞれにおいて、異なるPLL制御を行うことによって、RAMディスクの全面で転送レート変化に追従してデータ再生を行うことができる。

【図面の簡単な説明】

【図1】書き換え型光ディスクのフォーマットの一例を示す図

【図2】第1の実施例に係る光ディスク装置の構成を示すブロック図

【図3】第1の実施例に係るPLL回路の構成を示すブロック図

【図4】PLLの制御に基づくタイミングを示す図

【図5】周波数／位相比較器の回路構成図

【図6】比較切り換えゲート発生回路の構成図

【図7】VCOホールドゲート発生回路の構成図

【図8】第2の実施例に係る光ディスク装置の構成を示すブロック図

【図9】第2の実施例に係るPLL回路の構成を示すブロック図

【図10】RAMディスクのコントロール領域のフォーマットを示す図

【図11】RAM領域とコントロール領域の再生信号波形を示す図

【図12】エンベロープ検出回路のブロック図

【図13】RAM領域およびROM領域を再生するPLL回路の構成を示すブロック図

【図14】従来例のPLL回路を示すブロック図

【符号の説明】

201, 801 光ディスク

202, 802 光ヘッド

203, 803 ディスクモーター

204, 804 プリアンプ

205, 805 サーボコントローラ

208, 808 PLL

301, 901 周波数／位相比較器

302, 902 チャージポンプ

303, 903 VCOをホールドするスイッチ

305, 905 電圧制御発振器 (VCO)

306, 906 比較切り換えゲート発生回路

307, 907 VCOホールドゲート発生回路

908 回転検出回路

601, 701 エッジカウンタ

602, 702 4T検出回路

13

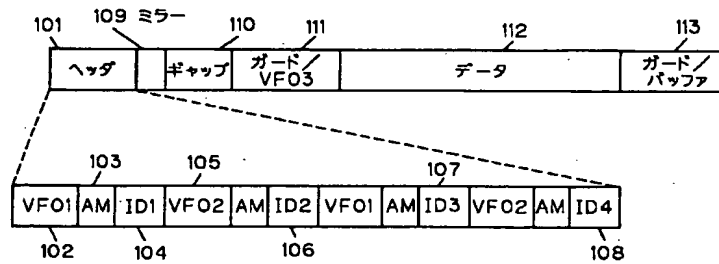
14

1201 上側エンベロープ検波回路

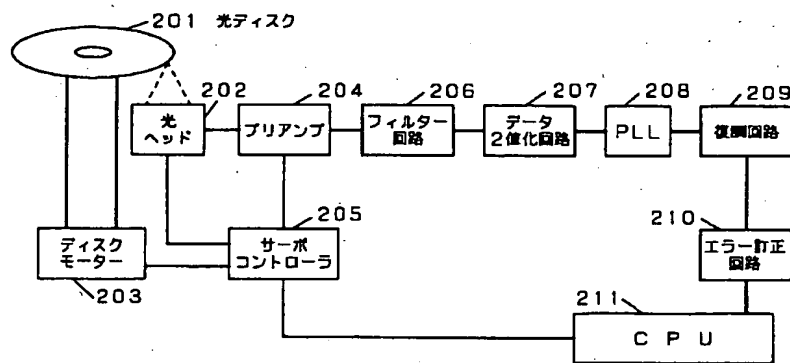
1203 エンベロープ判別回路

1202 コンパレータ

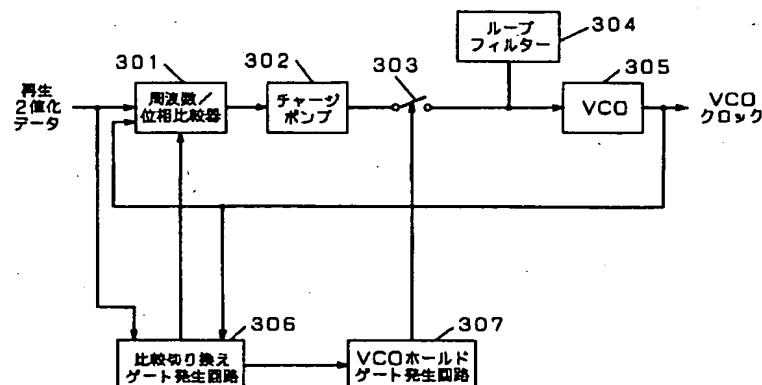
【図1】



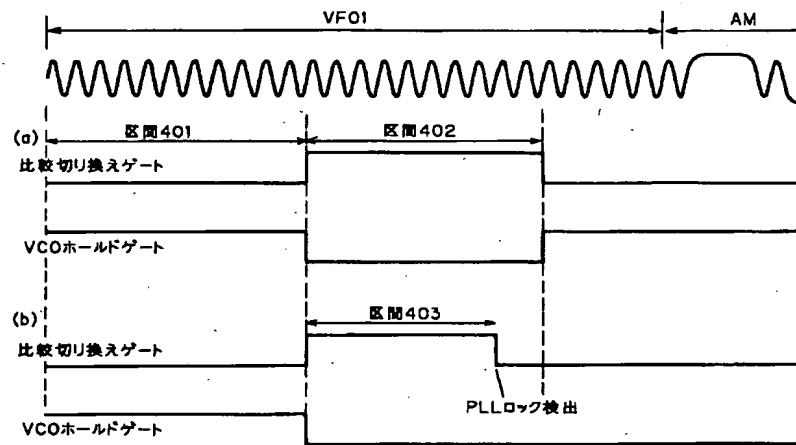
【図2】



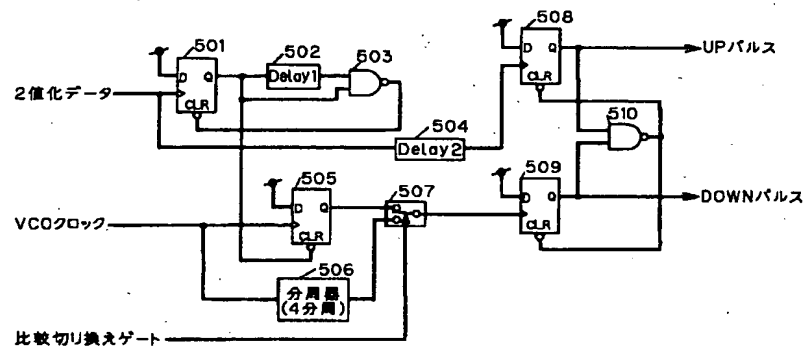
【図3】



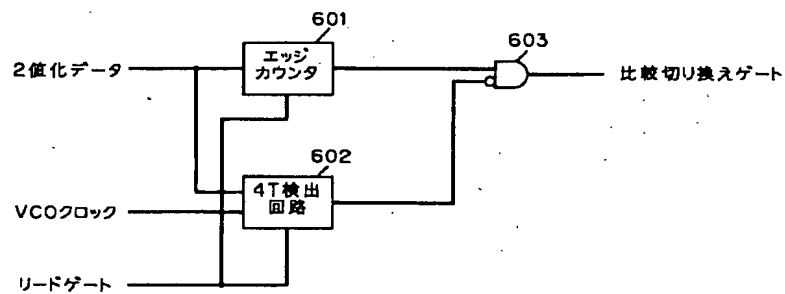
【図4】



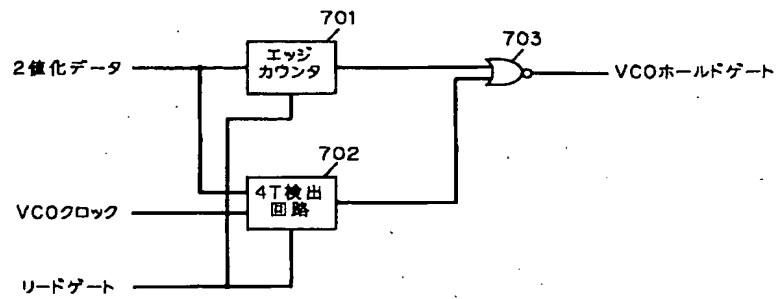
【図5】



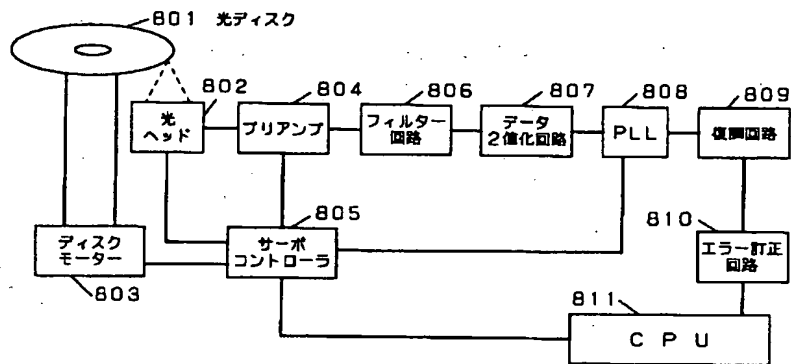
【図6】



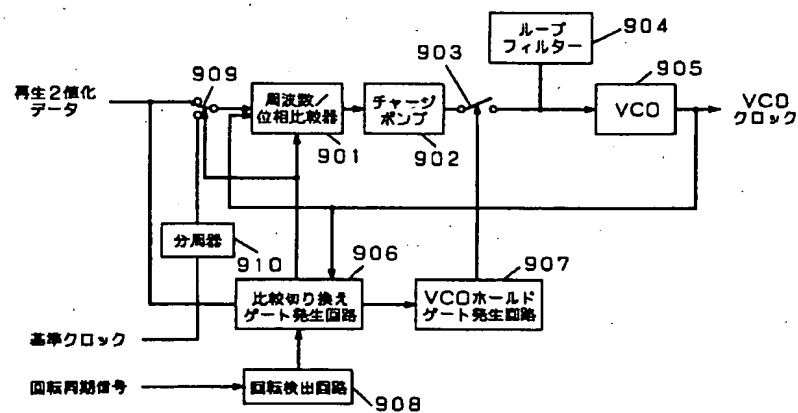
【図7】



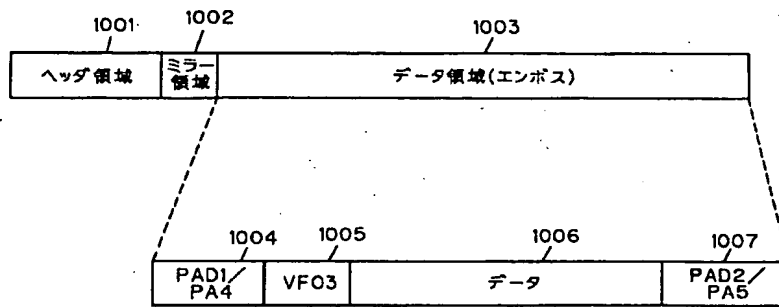
【図8】



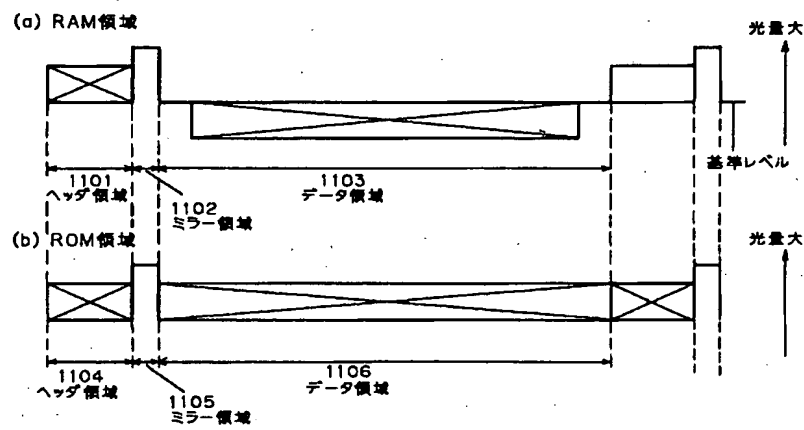
【図9】



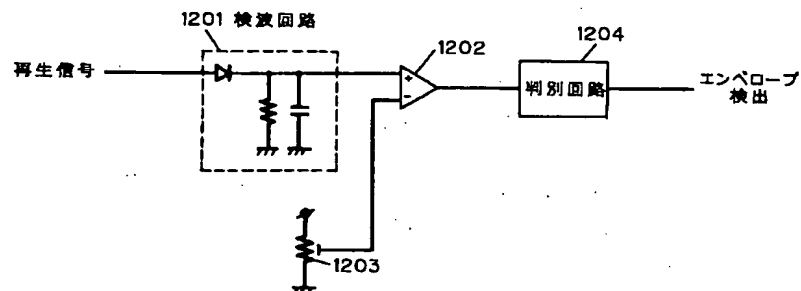
【図10】



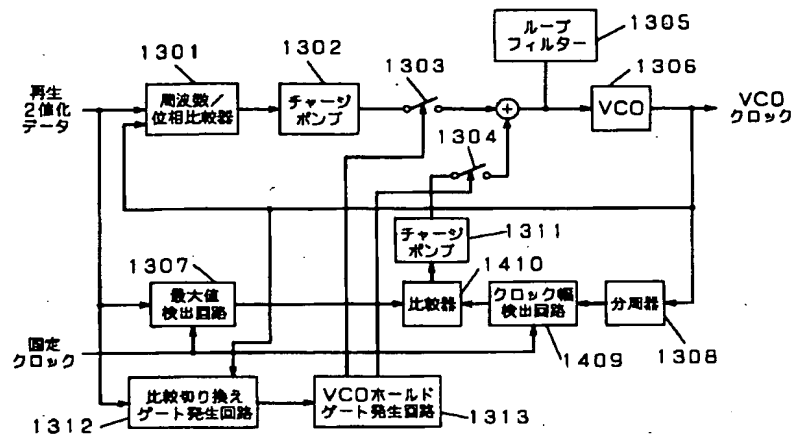
【図11】



【図12】



【図13】



【図14】

